



Docket No.: P2001,0328

I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, Alexandria, VA 22313 20231.

By:  Date: December 10, 2003

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applic. No. : 10/705,521
Applicant : Bart Balm et al.
Filed : November 10, 2003
Art Unit : to be assigned
Examiner : to be assigned

Docket No. : P2001,0328
Customer No.: 24131

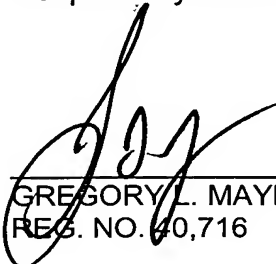
CLAIM FOR PRIORITY

Mail Stop: Missing Parts
Hon. Commissioner for Patents,
Alexandria, VA 22313-1450
Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119, based upon the German Patent Application 101 22 194.0 filed May 8, 2001.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,



GREGORY L. MAYBACK
REG. NO. 40,716

Date: December 10, 2003

Lerner and Greenberg, P.A.
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100
Fax: (954) 925-1101

/mjb



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 101 22 194.0

Anmeldetag: 8. Mai 2001

Anmelder/Inhaber: Infineon Technologies AG, München/DE

Bezeichnung: Phasenregelschleife

IPC: H 03 L 7/08

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 22. Oktober 2003
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag



Wehner

Beschreibung

Phasenregelschleife

5 Die vorliegende Erfindung betrifft eine Phasenregelschleife.

Phasenregelschleifen, englisch PLL, Phase-Locked-Loop, werden beispielsweise in Sende- und Empfangseinheiten im Mobilfunk eingesetzt.

10

Zur Bereitstellung eines Vielfachzugriffs für mehrere Teilnehmer an einer gemeinsamen Basisstation sowie zur Bereitstellung von vollduplexfähigen System kann zum einen ein Senden und Empfangen in Zeitschlitzten und zum anderen ein Frequenzsprungverfahren, Frequency Hopping, eingesetzt sein.

15

Um zugleich eine einfache Modulation zu ermöglichen, können sogenannte Open-Loop-Verfahren benutzt werden, welche eine Direktmodulation, On-Frequency-Modulation, unmittelbar in der Phasenregelschleife beziehungsweise unmittelbar im spannungsgesteuerten Oszillator der Phasenregelschleife ermöglichen. Dabei wird während der Modulation, das heißt während eines Sende-Zeitschlitzes, die Rückkopplung der Phasenregelschleife aufgehoben. Anschließend wird, um auf eine neue Trägerfrequenz beziehungsweise auf einen neuen Kanal einschwingen zu können, die Rückkopplung der Phasenregelschleife wieder hergestellt und somit der Regelkreis wieder geschlossen.

20

25

Während des offenen Betriebes der Phasenregelschleife kann jedoch das Problem auftreten, daß die Trägerfrequenz, auf die die PLL eingeschwungen ist, zeitabhängigen Drifts unterworfen ist. Diese Drifts können beispielsweise durch eine Änderung der Abstimmspannung des Schleifenfilters in der PLL verursacht sein. Da die Größe sowie die Richtung derartiger Drifts abhängig ist von der zuvor benutzten Frequenz der Phasenregelschleife, wird dieser Drift oft als sogenannter Memory-Effekt bezeichnet.

35

Eine der Hauptursachen für einen derartigen Memory-Effekt ist die dielektrische Absorption der PLL-Schleifenfilterkondensatoren in Zusammenhang mit der Veränderung der Abstimmspannung bei einem Kanalwechsel. Die Abstimmspannung, welche ein-
5 seitig am spannungsgesteuerten Oszillator eines Frequenzregelkreises anliegt, ist normalerweise gleich der Spannung an Schleifenfilterkondensatoren im Regelkreis, welche unter anderem für eine stabile Regelung sorgen. Die dielektrische Absorption des Kondensatordielektrikums, die sogenannte Capacitor Soakage, ist ein ursprünglich aus der Hochspannungstechnik bekannter Effekt. Kondensatoren mit Öl-Papier-
10 Dielektrikum, welche beispielsweise durch Kurzschließen entladen wurden, weisen nach Entfernen der Kurzschlußverbindung und dem anschließenden Verstreichen einiger Zeit wieder eine beträchtliche Spannung zwischen den Elektroden auf. Diese Problematik stellt ein zunehmendes Problem in analogen Schaltkreisen, wie Abstast-Haltschaltungen, integrierenden Analog/Digital-Konvertern und aktiven Filtern dar.

20 Die beschriebene Problematik der dielektrischen Absorption in Open-Loop-Frequency-Hopping-Systemen kann beispielsweise dadurch verringert werden, daß hochwertige, teure Schleifenfilterkondensatoren eingesetzt werden, welche eine geringe
25 dielektrische Absorption haben. Neben den höheren Kosten haben derartige Kondensatoren jedoch bei gleichem Kapazitätswert den weiteren Nachteil einer sehr großen Bauform, welche insbesondere der im Mobilfunk bestehenden Forderung nach kleinen und leichten Geräten entgegensteht. Aber selbst durch
30 Verwendung derart hochwertiger Schleifenfilterkondensatoren kann die dielektrische Absorption lediglich verringert, nicht jedoch vollständig verhindert werden.

35 Aufgabe der vorliegenden Erfindung ist es, eine Phasenregelschleife anzugeben, welche in Open-Loop-Frequency-Hopping-Systemen einsetzbar ist und bei der mit geringem Aufwand eine

Verringerung oder eine Kompensation des beschriebenen Memory-Effekts ermöglicht ist.

Erfindungsgemäß wird die Aufgabe mit einer Phasenregelschleife gelöst, aufweisend

- einen spannungsgesteuerten Oszillator mit einem ersten Abstimmeingang zur Zuführung einer Abstimmspannung und mit einem Signalausgang zur Bereitstellung eines Ausgangssignals mit abstimmbarer Frequenz,

- einen Frequenzteiler mit einstellbarem Teilerverhältnis zur Kanaleinstellung der Phasenregelschleife, mit einem Eingang, der mit dem Signalausgang gekoppelt ist, mit einem Ausgang, an dem ein frequenzgeteiltes Ausgangssignal ableitbar und der mit dem ersten Abstimmeingang des Oszillators in einer Regelschleife gekoppelt ist, und mit einem Steuereingang zur Vorgabe des Teilerverhältnisses, und

- eine Frequenzvorgabeeinheit zur Programmierung der Frequenz des Ausgangssignal mit abstimmbarer Frequenz, die zum einen zur Übermittlung eines Frequenzwortes mit dem Steuereingang des Frequenzteilers und zum anderen zur Übermittlung des Frequenzwortes mit einem zweiten Abstimmeingang des Oszillators verbunden ist.

Dem beschriebenen Gegenstand liegt dabei das Prinzip zugrunde, daß zum weitgehenden Konstanthalten der Abstimmspannung in der Regelschleife das ohnehin der Phasenregelschleife, genauer dem Frequenzteiler in der Regelschleife zuzuführende Frequenzwort zur Vorgabe der Soll-Frequenz oder des Soll-Kanals zusätzlich einem weiteren Abstimmeingang des spannungsgesteuerten Oszillators in der Phasenregelschleife zugeführt ist.

Bei dem beschriebenen Gegenstand erfolgt eine Kompensation des Memory-Effektes der Schleifenfilterkondensatoren in der Phasenregelschleife mittels Resonanzfrequenzvorwahl des spannungsgesteuerten Oszillators.

Der zweite Abstimmeingang des Oszillators, dem das Frequenzwort zur Kanalwahl übermittelt wird, dient bei dem beschriebenen Gegenstand zur Verringerung der Veränderung der Abstimmspannung bei einem Kanalwechsel der Phasenregelschleife. Aufgrund der Kennlinie der Frequenz in Abhängigkeit von der Abstimmspannung eines spannungsgesteuerten Oszillators muß ohne den beschriebenen zweiten Abstimmeingang jeder Wechsel des Kanals zwischen zwei Zeitschlitzten, beispielsweise bei einem Frequenzsprungverfahren, zu einer Veränderung der Abstimmspannung führen.

Bei der beschriebenen Anordnung hingegen kann mittels des zweiten Abstimmeingangs, dem das Frequenzwort zu Kanalwahl übermittelt ist, eine Kompensation derart erfolgen, daß beispielsweise bei einer Kanalerhöhung die wirksamen Kapazitäten im Oszillator verringert werden und dadurch insgesamt trotz des Kanalwechsels die Abstimmspannung nahezu oder vollständig konstant bleiben kann. Eine geringe oder eine verschwindende Abweichung der Abstimmspannung zwischen zwei aufeinanderfolgenden Zeitschlitzten wiederum vermeidet jedoch den eingangs beschriebenen Memory-Effekt der Schleifenfilterkondensatoren, die üblicherweise in einer Phasenregelschleife eingesetzt sind. Hierdurch ist der Frequenzdrift in einem Open-Loop-Betrieb der Phasenregelschleife signifikant verringert.

Die vorliegende Erfindung ist demnach besonders zur Direktmodulation in Open-Loop-Systemen geeignet, wie sie beispielsweise bei Frequenzsprungverfahren, welche zur Bereitstellung von Vollduplex mit Zeitschlitzten arbeiten, vorkommen. Der geringe Frequenzdrift während des offenen Betriebes der Phasenregelschleife ist dabei mit besonders einfachen Mitteln und demnach kostengünstig erzielbar.

In einer bevorzugten Ausführungsform der vorliegenden Erfindung umfaßt die Phasenregelschleife einen Phasendetektor, der mit einem Eingang an den Ausgang des Frequenzteilers, mit einem weiteren Eingang mit einer Bezugsfrequenzquelle und aus-

gangsseitig über einen Schleifenfilter an den ersten Abstimmeingang des Oszillators angeschlossen ist.

Der Phasendetektor, welcher das Ausgangssignal des VCO mit einer Bezugsfrequenz vergleicht und in Abhängigkeit von einer Phasen- und/oder Frequenzabweichung der beiden Signale am Ausgang ein Signal bereitstellt, welches in einer Regelschleife dem ersten Abstimmeingang des VCO zugeführt wird, ist ebenso wie das Schleifenfilter zur Gewährleistung einer Stabilität der Regelschleife üblicherweise in Phasenregelschleifen vorgesehen. Die Besonderheit bei vorliegendem Gegenstand ist jedoch, daß Kapazitäten im Schleifenfilter, welche beispielsweise zu Integrationszwecken eingesetzt sind, aufgrund der auch bei Kanalwechseln weitgehend konstanten Abstimmspannung einen deutlich geringeren oder keinen Memory-Effekt zeigen.

Das Schleifenfilter kann dabei insbesondere zur Gewährleistung der Stabilität des Regelkreises vorgesehen sein.

Die Bezugsfrequenzquelle kann als Referenzoszillator mit einem nachgeschalteten Frequenzteiler ausgebildet sein.

In einer weiteren, bevorzugten Ausführungsform der vorliegenden Erfindung weist der spannungsgesteuerte Oszillator eine mit dem zweiten Abstimmeingang steuerbare, frequenzbestimmende Kapazität auf.

Spannungsgesteuerte Oszillatoren können beispielsweise als LC-Schwingkreise, umfassend eine Induktivität und eine Kapazität zur Bildung eines schwingungsfähigen Systems, ausgeführt sein. In diesem Fall ist es, da einfacher realisierbar, üblich, die Schwingkreiskapazität zum Einstellen der Frequenz des Schwingkreises steuerbar auszuführen. Da spannungsgesteuerte Oszillatoren mit lediglich einem Abstimmeingang ohnehin üblicherweise eine abstimmbare Kapazität, beispielsweise eine Varaktordiode, aufweisen, ist zur Realisierung der beschrie-

benen Phasenregelschleife ein weiteres, steuerbares und frequenzbestimmendes Element, hier eine Kapazität, vorzusehen.

5 In einer weiteren, bevorzugten Ausführungsform der vorliegenden Erfindung ist die steuerbare Kapazität eine Kapazitätsdiode.

10 Kapazitätsdioden eignen sich für eine analoge Ansteuerung mit einer Spannung, in deren Abhängigkeit die Sperrschichtkapazität einer in Sperrrichtung gepolten Diode veränderbar ist.

In einer alternativen, bevorzugten Ausführungsform umfaßt die steuerbare Kapazität mehrere, jeweils zu- oder abschaltbare Teilkapazitäten.

15

Neben der bereits beschriebenen, analogen Realisierung der steuerbaren Kapazität ist auch eine Abstimmung in diskreten Schritten in vorteilhafter Weise möglich, hierzu können beispielsweise jeweils Serienschaltungen aus einer Kapazität und einem Schalter miteinander parallel verschaltet sein. Hierdurch ist eine Kapazitätsbatterie gebildet. Eine derartige steuerbare Kapazität ist zwar nicht stufenlos verstellbar, läßt sich aber besonders einfach in einer integrierten Schaltung ausführen. Besonders vorteilhaft kommt eine mit zu- oder abschaltbaren Teilkapazitäten steuerbare Kapazität dann zum Einsatz, wenn das Frequenzwort zur Vorgabe der Frequenz der Phasenregelschleife ohnehin als digitaler Wert vorliegt.

25

30 In einer weiteren, bevorzugten Ausführungsform der vorliegenden Erfindung sind die Teilkapazitäten binär abgestuft. Alternativ hierzu könnte die Stufung so ausgeführt sein, daß die relative Änderung der Kapazität jeweils zur relativen Änderung des Frequenzwortes zur Kanalwahl analog ausgeführt ist, das heißt, daß die Teilkapazitäten so abgestuft sind, wie auch die mit dem Frequenzwort einstellbaren Kanäle zueinander abgestuft sind. Hierdurch ist eine besonders einfache und kostengünstige Ansteuerung der steuerbaren Kapazität mit

35

dem Frequenzwort zur Vorgabe oder Programmierung der Soll-Frequenz der Phasenregelschleife möglich.

In einer weiteren, bevorzugten Ausführungsform der vorliegenden Erfindung ist zur Ansteuerung der Kapazitätsdiode mit dem Frequenzwort der Frequenzvorgabeeinheit ein D/A(Digital/Analog)-Wandler vorgesehen, der zwischen Frequenzvorgabeeinheit und zweiten Abstimmeingang geschaltet ist. Ein derartiger D/A-Konverter kann ein beispielsweise als 3 Bit breites Frequenzwort vorliegendes Signal der Soll-Frequenz in ein analoges Ausgangssignal zur Ansteuerung einer Kapazitätsdiode mit einer Steuerspannung umwandeln.

In einer weiteren, bevorzugten Ausführungsform der vorliegenden Erfindung ist zur Übermittlung des Frequenzwortes ein Datenbus vorgesehen, der die Frequenzvorgabeeinheit mit dem Steuereingang des Frequenzteilers und mit dem zweiten Abstimmeingang des Oszillators verbindet. Das Frequenzwort kann dabei beispielsweise 3 Bit umfassen.

Weitere Einzelheiten der Erfindung sind Gegenstand der Unteransprüche.

Die Erfindung wird nachfolgend an zwei Ausführungsbeispielen anhand der Zeichnungen näher erläutert.

Es zeigen:

Figur 1 ein Ausführungsbeispiel der vorliegenden Erfindung anhand eines vereinfachten Blockschaltbildes und

Figur 2 ein weiteres Ausführungsbeispiel der vorliegenden Erfindung anhand eines vereinfachten Blockschaltbildes.

Figur 1 zeigt einen spannungsgesteuerten Oszillator 1 mit einem ersten Abstimmeingang 11 und mit einem zweiten Ab-

stimmeingang 12. Am ersten Abstimmeingang 11 ist die Abstimmungsspannung VTUNE zuführbar, welche in der Phasenregelschleife gewonnen wird. Am Ausgang 13 des spannungsgesteuerten Oszillators 1 ist ein Signal OUT mit einer abstimmbaren Frequenz ableitbar. Diese gesteuerte Frequenz des Ausgangssignals OUT am Ausgang 13 wird dabei zum einen vom am ersten Abstimmeingang 11 anliegenden Signal beeinflusst, zum anderen aber auch von dem am zweiten Abstimmeingang 12 anliegenden Signal.

Zur Bildung einer herkömmlichen Phasenregelschleife ist der Ausgang 13 des Oszillators 1 über einen programmierbaren Frequenzteiler 2, der das Ausgangssignal des Oszillators frequenzmäßig herunterteilt, an einen Phasendetektor 3 eingangsseitig angeschlossen. Der Phasendetektor 3 vergleicht die Frequenz des frequenzgeteilten Ausgangssignals des Oszillators 1 mit der Frequenz eines Referenzsignals, welches von einem Referenzoszillator 4 bereitgestellt und ebenfalls in einem Frequenzteiler 5 frequenzgeteilt ist. Der Phasendetektor 3 stellt an seinem Ausgang ein Signal bereit, welches von der Differenz der beschriebenen Eingangssignale abhängt. Über ein Schleifenfilter 6, welches die Stabilität des Regelkreises sicherstellt, ist der Ausgang des Phasendetektors 3 an den ersten Abstimmeingang 11 des Oszillators 1 angeschlossen. Ausgangsseitig am Schleifenfilter 6 ist dabei die Abstimmungsspannung VTUNE der Phasenregelschleife bereitgestellt.

Die Frequenzvorgabe für die Phasenregelschleife gemäß Figur 1 ist durch Vorgabe des Teilverhältnisses des Frequenzteilers 2 im Regelkreis einstellbar. Hierfür weist der Frequenzteiler 2 einen Steuereingang auf, der an einen Datenbus 7 zur Übermittlung eines digital codierten Frequenzwortes angeschlossen ist. Der Datenbus 7 weist eine Breite von 3 bit auf. Zur Übermittlung des Frequenzwortes ist der Datenbus 7 an den Ausgang einer Frequenzvorgabeeinheit 8 angeschlossen, welche in dem Frequenzwort, welches vom Datenbus 7 zu übermitteln ist, den Kanal, auf den die Phasenregelschleife einschwingen soll, als Sollwert bereitstellt.

Die Besonderheit bei der vorliegenden Schaltung gemäß Figur 1 ist, daß das ohnehin vorhandene PLL-Frequenzwort neben der Steuerung des Teilverhältnisses des Frequenzteilers 2 zusätzlich einem zweiten Abstimmeingang 12 des spannungsgesteuerten Oszillators 1 zugeführt wird. Hierfür ist der Ausgang der Frequenzvorgabeeinheit 8 über den Datenbus 7 nicht nur an den Steuereingang des Frequenzteilers 2 angeschlossen, sondern auch mittels des Datenbusses 7 mit dem zweiten Abstimmeingang 12 des spannungsgesteuerten Oszillators 1 gekoppelt. Im vorliegenden Blockschaltbild ist über den Abstimmeingang 12 eine als Varaktordiode ausgebildete Kapazität stufenlos einstellbar. Die Varaktordiode ist dabei mit dem Bezugszeichen 14 versehen. Da die Varaktordiode 14 stufenlos einstellbar ist und zu ihrer Ansteuerung demnach ein analoges Spannungssignal erfordert, ist zur Kopplung des Datenbusses 7 mit dem Steuereingang der Varaktordiode 14 ein Digital/Analog-Konverter 9 vorgesehen. Dieser wandelt das digitale 3-Bit-Wort, welches an seinem Eingang, der an den Ausgang der Frequenzvorgabeeinheit 8 angeschlossen ist, bereitsteht, in ein analoges Spannungssignal an seinem Ausgang um, der mit dem Steuereingang der Varaktordiode 14 verbunden ist.

Die Resonanzfrequenzvorwahl des spannungsgesteuerten Oszillators 1 durch Übermittlung des Frequenzwortes mit dem Datenbus 7 erfolgt so, daß die Änderung der Abstimmspannung VTUNE bei einer Änderung des Frequenzwortes und damit des Teilverhältnisses im Frequenzteiler 2 verschwindet oder möglichst gering ist. Beispielsweise bei einer Erhöhung der Frequenz beziehungsweise des Kanals würde normalerweise auch die Abstimmspannung VTUNE ansteigen, dieser Anstieg wird bei vorliegender Schaltung jedoch zumindest teilweise dadurch kompensiert, daß der wirksame Kapazitätswert der Varaktordiode 14 in Abhängigkeit vom Frequenzwort der Frequenzvorgabeeinheit 8 verringert wird. Die PLL-Schleifenfilterspannung bleibt demnach auch bei Umschalten auf die neue Frequenz nahezu konstant, so daß bei vorliegender Phasenregelschleife

kein Spannungs- beziehungsweise Frequenzdrift im Open-Loop-Betrieb während eines Sende-Zeitschlitzes zu erwarten ist. Aufgrund der verbesserten Frequenzdrift-Eigenschaften können im Schleifenfilter 6 kleinere und/oder kostengünstigere

5 Schleifenfilterkondensatoren eingesetzt sein, welche geringeren Anforderungen bezüglich des Memory-Effekts genügen müssen beziehungsweise welche schlechtere dielektrische Absorptionseigenschaften haben können. Der schaltungstechnische Aufwand zum Erzielen der beschriebenen Vorteile ist dabei, wie anhand

10 von Figur 1 sichtbar, gering.

Alternativ zur beschriebenen, analog ausgeführten, weiteren Abstimmereinrichtung des Oszillators 1 kann die weitere Abstimmöglichkeit des Oszillators 1 über den Abstimmeingang 12

15 auch digital ausgebildet sein, nämlich durch Vorsehen einer in Figur 2 gezeigten Kapazitätsbatterie mit mehreren, parallel geschalteten und binär abgestuften Teilkapazitäten anstelle der analog abstimmbaren Varaktordiode 14 von Figur 1.

20 Die Kondensatorbatterie C, 2C, 4C von Figur 2 umfaßt eine Parallelschaltung aus drei Zweigen, welche jeweils eine Serienschaltung aus einer binär abgestuften Kapazität C, 2C, 4C und einem Schalter 21, 22, 23, der beispielsweise als Feldeffekttransistor ausgeführt sein kann, umfassen. Die binär abgestuften Teilkapazitäten C, 2C, 4C sind dabei entsprechend

25 ihrer Abstufung, das heißt entsprechend ihres Kapazitätsverhältnisses zueinander, mit den Bezugszeichen C, 2C und 4C versehen. Mit einem Decoder 10, dessen Eingang mit dem Ausgang der Frequenzvorgabeeinheit 8 über den Datenbus 7 verbunden ist, ist eine Umsetzung des Frequenzwortes zur Programmierung des Teilverhältnisses des Frequenzteilers 2 in

30 Steuersignale für die Schalter 21 bis 23 ermöglicht, wobei die Steuereingänge der Schalter 21 bis 23 mit Ausgängen des Decoders 10 unter Bildung des Abstimmeingangs 12 des Oszillators 1 verbunden sind. Der weitere Aufbau der Phasenregelschleife stimmt mit der bereits für Figur beschriebenen

35 Schaltung mit Phasendetektor 3, Schleifenfilter 6 und Refe-

renzoszillator 4 mit nachgeschaltetem Teiler 5 in Aufbau und Funktion überein und wir hier nicht noch einmal beschrieben.

Zusätzlich zu den bereits für Figur 1 genannten Vorteilen der Phasenregelschleife weist das Ausführungsbeispiel gemäß Figur 2 den zusätzlichen Vorteil der einfacheren Implementierung dadurch auf, daß eine digitale beziehungsweise diskrete Ansteuerung der diskret abgestuften Kapazitäten mit dem ohnehin digital vorliegenden Frequenzwort der Frequenzvorgabeeinheit 8 besonders einfach realisierbar ist. Zudem ist der Einsatz einer programmierbaren Kapazität, wie in Figur 2, insbesondere bei integriert ausgeführtem spannungsgesteuerten Oszillator und integrierter Phasenregelschleife einfacher realisierbar und weist zudem bessere VCO-Güten auf.

Alternativ zur in Figur 2 gezeigten binären Abstufung der Teilkapazitäten C , $2C$, $4C$ in der gezeigten Kapazitätsbatterie ist auch eine Abstufung der einzelnen, zuschaltbaren Teilkapazitäten so möglich, daß eine der Kapazitätsabstufung entsprechende Frequenzänderung des Oszillators einer Änderung eines entsprechenden Bits im PLL-Frequenzwort entspricht, welches mit dem Bus 7 übertragbar ist. Mit einem derart ausgebildeten, spannungsgesteuerten Oszillator mit so abgestuften Teilkapazitäten ist mit besonders geringem Zusatzaufwand gegenüber bisherigen Phasenregelschleifen eine deutliche Verbesserung der Frequenzdrift-Eigenschaften möglich.

In Abwandlungen des beschriebenen Ausführungsbeispiels gemäß Figur 2 kann der Decoder 10 bei geeigneter Programmierung des Frequenzwortes sowie bei geeigneter Abstufung der umschaltbaren Teilkapazitäten auch entfallen.

Die beschriebenen Ausführungsbeispiele sind beispielsweise zur Direktmodulation in einem Open-Loop-Verfahren in TDD-, Time Division Duplex-, Mobilfunk-Systemen einsetzbar, welche Frequenzsprungverfahren unterstützen.

Patentansprüche

1. Phasenregelschleife, aufweisend

- einen spannungsgesteuerten Oszillator (1) mit einem ersten Abstimmeingang (11) zur Zuführung einer Abstimmspannung (VTUNE) und mit einem Signalausgang (13) zur Bereitstellung eines Ausgangssignals (OUT) mit abstimmbarer Frequenz,
- einen Frequenzteiler (2) mit einstellbarem Teilverhältnis zur Kanaleinstellung der Phasenregelschleife, mit einem Eingang, der mit dem Signalausgang (13) des Oszillators (1) gekoppelt ist, mit einem Ausgang, an dem ein frequenzgeteiltes Ausgangssignal ableitbar und der mit dem ersten Abstimmeingang (11) des Oszillators (1) in einer Regelschleife (3, 6) gekoppelt ist, und mit einem Steuereingang zur Vorgabe des Teilverhältnisses (N), und
- eine Frequenzvorgabeeinheit (8) zur Programmierung der Frequenz des Ausgangssignals mit abstimmbarer Frequenz (OUT), die zum einen zur Übermittlung eines Frequenzwortes mit dem Steuereingang des Frequenzteilers (2) und zum anderen zur Übermittlung des Frequenzwortes mit einem zweiten Abstimmeingang (12) des Oszillators (1) gekoppelt ist.

2. Phasenregelschleife nach Anspruch 1,

- d a d u r c h g e k e n n z e i c h n e t, daß
- diese einen Phasendetektor (3) umfaßt, der mit einem Eingang an den Ausgang des Frequenzteilers (2), mit einem weiteren Eingang mit einer Bezugsfrequenzquelle (4, 5) und ausgangseitig über ein Schleifenfilter (6) an den ersten Abstimmeingang (11) des Oszillators (1) angeschlossen ist.

3. Phasenregelschleife nach Anspruch 1 oder 2,

- d a d u r c h g e k e n n z e i c h n e t, daß
- der spannungsgesteuerte Oszillator (1) eine mit dem zweiten Abstimmeingang (12) steuerbare, frequenzbestimmende Kapazität (14) aufweist.

4. Phasenregelschleife nach Anspruch 3,

d a d u r c h g e k e n n z e i c h n e t, daß
die steuerbare Kapazität (14) einen Kapazitätsdiode ist.

5. Phasenregelschleife nach Anspruch 3,

5 d a d u r c h g e k e n n z e i c h n e t, daß
die steuerbare Kapazität (14) mehrere, jeweils zu- oder ab-
schaltbare diskrete Teilkapazitäten (C, 2C, 4C) umfaßt.

6. Phasenregelschleife nach Anspruch 5,

10 d a d u r c h g e k e n n z e i c h n e t, daß
die Teilkapazitäten (C, 2C, 4C) binär abgestuft sind.

7. Phasenregelschleife nach Anspruch 4,

15 d a d u r c h g e k e n n z e i c h n e t, daß
zur Ansteuerung der Kapazitätsdiode (14) mit dem Frequenzwort
der Frequenzvorgabeeinheit (8) ein Digital/Analog-Wandler (9)
vorgesehen ist, der zwischen Frequenzvorgabeeinheit (8) und
zweiten Abstimmeingang (12) geschaltet ist.

20 8. Phasenregelschleife nach einem der Ansprüche 1 bis 7,

25 d a d u r c h g e k e n n z e i c h n e t, daß
zur Übermittlung des Frequenzwortes ein Datenbus (7) vorgese-
hen ist, der die Frequenzvorgabeeinheit (8) mit dem Steuer-
eingang des Frequenzteilers (2) und mit dem zweiten Ab-
stimmeingang (12) des Oszillators (1) verbindet.

Zusammenfassung

Phasenregelschleife

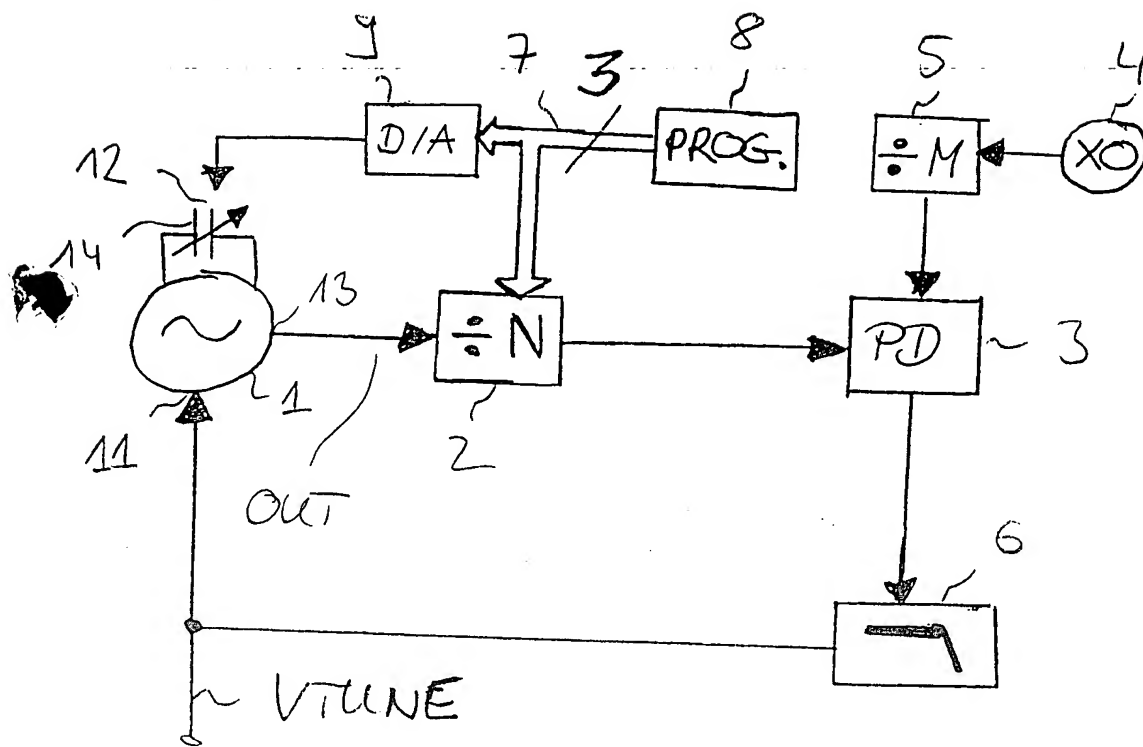
- 5 Es ist eine Phasenregelschleife mit einem spannungsgesteuer-
ten Oszillator (1) mit zwei Abstimmeingängen (11, 12) angege-
ben, von denen einem Abstimmeingang (11) in einer herkömmli-
chen Phasenregelschleife über einen Frequenzteiler (2) ein
Rückkopplungssignal (VTUNE) zuführbar ist und bei dem ein oh-
10 nehin zum Einstellen des Teilverhältnisses der PLL und da-
mit zur Frequenzvorwahl vorliegendes Frequenzwort, zusätzlich
zur Zuführung zum Frequenzteiler (2), zu einer kompensieren-
den Abstimmung von frequenzbestimmenden Bauelementen (14) im
Oszillator (1) eingesetzt ist. Die vorliegende Phasenregel-
15 schleife ermöglicht, insbesondere in kostengünstigen Open-
Loop-Modulationsverfahren, eine deutliche Verringerung der
Frequenzdrifts durch eine geringere oder verschwindende Ab-
weichung der Abstimmspannung (VTUNE) im Zusammenhang mit ei-
ner Reduzierung des Memory-Effekts von Kondensatoren in
20 Schleifenfiltern (6) mit besonders einfachen schaltungstech-
nischen Maßnahmen.

Figur 1

Bezugszeichenliste

	1	Spannungsgesteuerter Oszillator
5	2	Frequenzteiler
	3	Phasendetektor
	4	Referenz-Oszillator
	5	Frequenzteiler
	6	Schleifenfilter
10	7	Datenbus
	8	Frequenzvorgabeeinheit
	9	Digital/Analog-Konverter
	10	Decoder
	11	Abstimmeingang
15	12	Abstimmeingang
	13	Ausgang
	14	Varaktordiode
	21	Schalter
	22	Schalter
20	23	Schalter
	C	Kapazität
	2C	Kapazität
	4C	Kapazität
	OUT	Ausgangssignal
25	VTUNE	Abstimmspannung

Fig 1



2/2

Fig. 2

